

# HIGH-FREQUENCY SWITCH CIRCUIT

Patent Number: JP10335902

Publication date: 1998-12-18

Inventor(s): SAYANA TOMOAKI

Applicant(s): NEC CORP

Requested Patent:  JP10335902

Application Number: JP19970137260 19970527

Priority Number(s):

IPC Classification: H01P1/15; H03K17/76

EC Classification:

Equivalents: JP3147819B2

---

## Abstract

---

**PROBLEM TO BE SOLVED:** To reduce the power consumption of single port-multiport switch for a selector antenna by serially connecting PIN diodes which need to have current flow through and are connected in parallel in terms of a direct current with them connected in parallel in terms of a high frequency.

**SOLUTION:** When the switch of a PORT1 is 'ON' and the other PORTS are 'OFF', a terminal V1+ which corresponds to the anodes of PIN diodes X11 and X12 and a terminal V1- which corresponds to cathodes are set as ground potential, the PIN diode terminal V2+ of a PORT2 is +2V, a terminal V2- is connected to a terminal V3+, and a terminal V3- is grounded. PIN diodes X21 and X22 of the PORT2 and PIN diodes X31 and X32 of a PORT3 are separately and serially connected in terms of a direct current, and power which is consumed by voltage drop such as resistance can be applied to the PIN diodes that constitute switches.

---

Data supplied from the [esp@cenet](mailto:esp@cenet) database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-335902

(43)公開日 平成10年(1998)12月18日

(51)Int.Cl.<sup>5</sup>

H 01 P 1/15

H 03 K 17/76

識別記号

F I

H 01 P 1/15

H 03 K 17/76

A

審査請求 有 請求項の数 4 O L (全 5 頁)

(21)出願番号 特願平9-137260

(22)出願日 平成9年(1997)5月27日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 佐槻 智昭

東京都港区芝五丁目7番1号日本電気株式

会社内

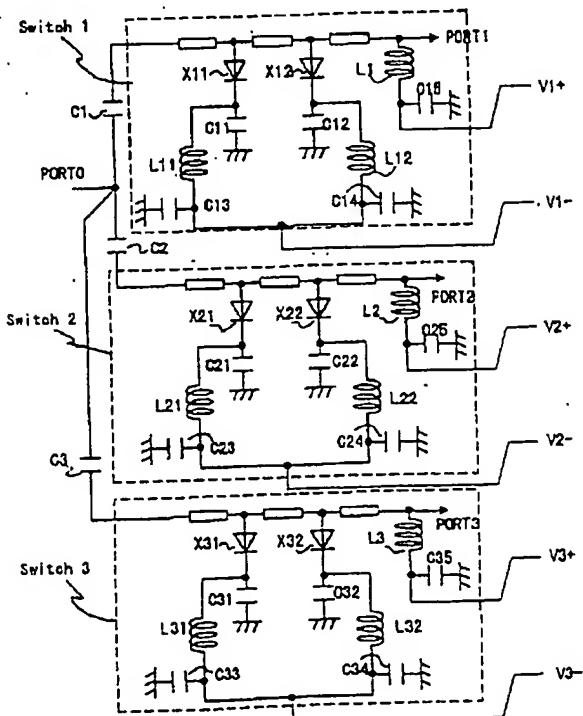
(74)代理人 弁理士 熊谷 雄太郎

(54)【発明の名称】 高周波スイッチ回路

(57)【要約】

【課題】 セクタアンテナ用の1ポート-多ポート接続のスイッチの消費電力を低減する。

【解決手段】 PORT0とPORT1のダイオードX11は直流遮断用のコンデンサを間に介して、電気長に換算して4分の1波長の奇数倍離れて配置されており、さらに4分の1波長離れてPINダイオードX12が配置される。各PINダイオードX11、X12はカソードを高周波的にだけ接地状態として、直流通じて浮遊状態になるようにそれぞれコンデンサC11、C12を介してグラウンドに接続されている。さらにダイオードにバイアスをかけるために、4分の1波長線路またはチョークコイルL11等とバイパスコンデンサC15によって構成されるバイアス回路が接続されている。他のPORT2、PORT3も同様の構成となっている。



## 【特許請求の範囲】

【請求項1】 1対多接続のPINダイオードを用いたスイッチにおいて、共通ポートから信号ラインに直列に配置された第1のコンデンサと、前記信号ラインに並列に配置された第1のPINダイオードと、該第1のPINダイオードに対し4分の1波長程度離れた位置に前記信号ラインに並列に配置された第2のPINダイオードとを有し、前記第1および第2のPINダイオードの接地する側の端子をコンデンサで高周波的には接地状態で、直流的には浮遊状態として配線された第1の端子と、前記PINダイオードが接続されている前記信号ラインに4分の1波長の線路またはチョークコイル等の手段によって形成されるバイアス回路を介した第2の端子を有する複数のスイッチ回路であって、該複数のスイッチのうち“ON”状態とするスイッチの前記第1の端子と第2の端子とともに接地し、他の“OFF”状態とするスイッチの各PINダイオードを直流的に直列接続するようにある任意のスイッチの前記第1の端子と該任意のスイッチに隣接するスイッチの前記第2の端子を互いに接続し、アノード側に接続される端点にPINダイオードが“ON”するようにダイオードの数に応じた正電圧を加え、カソード側端点を接地することを特徴とした高周波スイッチ回路。

【請求項2】 前記第1及び第2のPINダイオードの接地する側の端子を高周波的には接地状態に、直流的には浮遊状態とする手段として用いられている前記コンデンサの代わりに、スタブを使用することを更に特徴とする請求項1に記載の高周波スイッチ回路。

【請求項3】 前記各スイッチの前記第1および第2の端子の切り替えをアナログセレクタ等の回路を使用して行うことを更に特徴とする請求項1に記載の高周波スイッチ回路。

【請求項4】 前記各スイッチの第1の端子を隣接する各スイッチの第2の端子に接続し、終段スイッチの第1の端子を初段スイッチの第2の端子に接続することにより、各スイッチの前記第1および第2のスイッチを循環的に接続し、“ON”状態にするスイッチのPINダイオードに逆バイアスをかけることを更に特徴とする請求項1に記載の高周波スイッチ回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、高周波スイッチ回路に関し、更に詳しくは、無線通信装置、特に、マイクロ波、ミリ波通信装置において電波伝播の反射による影響を低減するダイバーシティ方式において主に用いられるアンテナの切り替えスイッチに関するものである。

## 【0002】

【従来の技術】 図3(a)、(b)に従来技術の一例を示す。高周波スイッチでは、低損失で高速にスイッチングするために、PINダイオードを用いた構成が一般的

である。数GHzの比較的低い周波数では信号ラインに直列接続されたダイオードと並列接続されたダイオードを組み合わせた図3(b)のような回路が多く用いられているが、準ミリ波以上の高周波では直列に挿入しているダイオードのロスの効果が大きくなるために、並列ダイオードを4分の1波長だけ離して配置した構成にしてスイッチのアイソレーションを確保し、ロスを低減する構成となっている。

## 【0003】

【発明が解決しようとする課題】 しかしながら、叙上のような構成の場合には、スイッチを“ON”として信号通過させるためにはダイオードは“OFF”状態とし、逆にスイッチを“OFF”として信号を遮断するにはダイオードを“ON”状態にする必要があるために、セクタスイッチのように1ポート-多ポート接続のスイッチでは、“ON”するスイッチは1つで、“OFF”するスイッチが多いために、ダイオードに流れる電流がポート数が増えるのにしたがって増え、消費電力が増えるという問題があった。

【0004】 特開昭63-161701号公報に開示された技術では、図4に示すように、スタブ長と線路長を組み合わせて“OFF”状態のダイオードでスイッチを構成する案が提案されており、確かに消費電力は低減するが、帯域が狭く、通過損失が増えるという欠点があった。

【0005】 本発明は従来の上記実情に鑑み、従来の技術に内在する上記欠点を解消する為になされたものであり、従って本発明の目的は、このセクタアンテナ用の1ポート-多ポート接続のスイッチの消費電力を低減することを可能とした新規な高周波スイッチ回路を提供することにある。

## 【0006】

【課題を解決するための手段】 上記目的を達成する為に、本発明に係る高周波スイッチ回路は、電流を流す必要のある並列接続されているPINダイオードを高周波的には並列接続されたまま、直流的には直列接続する構成としたことを特徴としている。

## 【0007】

【作用】 本発明においては、装置としてスイッチ“ON”として接続を期待しているポートのPINダイオードを除いては、各セクタスイッチのPINダイオードは直流的に直列に接続されてバイアスがかけられており、スイッチが“ON”的ポートのPINダイオードのアノード端子とカソード端子はともに接地されることによって、装置としての低消費電力化を図っている。

## 【0008】

【実施例】 次に、本発明をその好ましい各実施例について図面を参照しながら具体的に説明する。

【0009】 【実施例1】 図1は本発明による第1の実施例を示す高周波部の回路構成図である。

【0010】図1を参照するに、PORT0とPORT1のPINダイオードX11は、直流遮断用のコンデンサC1を間に介して、電気長に換算して4分の1波長の奇数倍離れて配置されており、さらに4分の1波長離れてPINダイオードX12が配置されている。ここでPORTは、信号の入出力ポート(PORT)または入出力端子を示している。各PINダイオードはカソードを高周波的にだけ接地状態として、直流的には浮遊状態になるようにそれぞれコンデンサC11、C12を介してグラウンドに接続されている。さらにダイオードにバイアスをかけるために、4分の1波長線路またはチョークコイルL11等とバイパスコンデンサC15によって構成されるバイアス回路が接続されている。他のPORT

2. PORT3も同様の回路構成となっている。

【0011】[動作] 例えど、PORT1のスイッチ1が“ON”で、他ポートのスイッチが“OFF”的遮断状態にある場合には、PORT1のPINダイオードX11、X12のアノードに対応する端子V1+とカソードに対応する端子V1-は接地電位とし、PORT2のPINダイオードX21、X22のアノードに対応する端子V2+を+2Vにし、カソードに対応する端子V2-をPORT3のアノード端子V3+に接続し、カソード端子V3-を接地にする。

【0012】他のPORTを通過とする場合の、各スイッチのPINダイオードの各端子の接続を表1に示す。

【0013】[表1]

	Switch 1	Switch 2	Switch 3
PORT1 ONの時	V1+ : GND V1- : GND	V2+ : +2V V2- : V3+と接続	V3+ : V2-と接続 V3- : GND
PORT2 ONの時	V1+ : V3-と接続 V1- : GND	V2+ : GND V2- : GND	V3+ : +2V V3- : V1+と接続
PORT3 ONの時	V1+ : +2V V1- : V2+と接続	V2+ : V1-と接続 V2- : GND	V3+ : GND V3- : GND

【0014】PORT1が通過の場合には、PORT2のPINダイオードX21及びX22とPORT3のPINダイオードX31及びX32はそれぞれ直流的には直列に接続されており、従来の回路のようにスイッチのドライブ電源の抵抗等の電圧ドロップで消費していた電力をスイッチを構成するPINダイオードにかけることが可能となる。

【0015】図1に示すように、3セクタ程度ではあまり目立った効果はないが、セクタ数が増えて数十セクタを構成するセクタスイッチの場合には、装置全体の消費電力を大きく下げることが可能となる。各PORTの端子の切り替えはアナログセクタ等の回路を用いることで容易に実現することができる。

【0016】[実施例2] 図2は本発明による第2の実

施例を示す回路構成図である。

【0017】通常PINダイオードは数十ボルト以上の逆耐圧があるために、通過PORTのダイオードには逆バイアスをかけることでドライブ回路はより単純なものになる。

【0018】図2を参照するに、各PORTにおけるPINダイオードのアノードとカソードはそれぞれ図2に示すように循環的に接続されている。PORT1を通過とするためには、PORT1の端子V1+をGNDとし、PORT2の端子V2+を+2Vとすることで、以上の実施例1と同様の効果を得ることが可能となる。

【0019】この実施例2のPINダイオードの端子にかけられるバイアス条件を表2に示す。

【0020】[表2]

	Switch 1	Switch 2	Switch 3
PORT1 ONの時	V1+ : GND	V2+ : +2V	V3+ : OPEN
PORT2 ONの時	V1+ : OPEN	V2+ : GND	V3+ : +2V
PORT3 ONの時	V1+ : +2V	V2+ : OPEN	V3+ : GND

【0021】

【発明の効果】以上説明したように、本発明を用いることによって、多セクタアンテナに接続するPINダイオードを用いたセクタアンテナスイッチ回路での消費電力を大幅に低減させる効果が得られる。

【図面の簡単な説明】

【図1】本発明による第1の実施例を示す回路構成図である。

【図2】本発明による第2の実施例を示す回路構成図である。

【図3】(a)は従来例を示す回路図、(b)は従来における他の例を示す回路図である。

【図4】特開昭63-161701号公報に開示された従来例を示す図である。

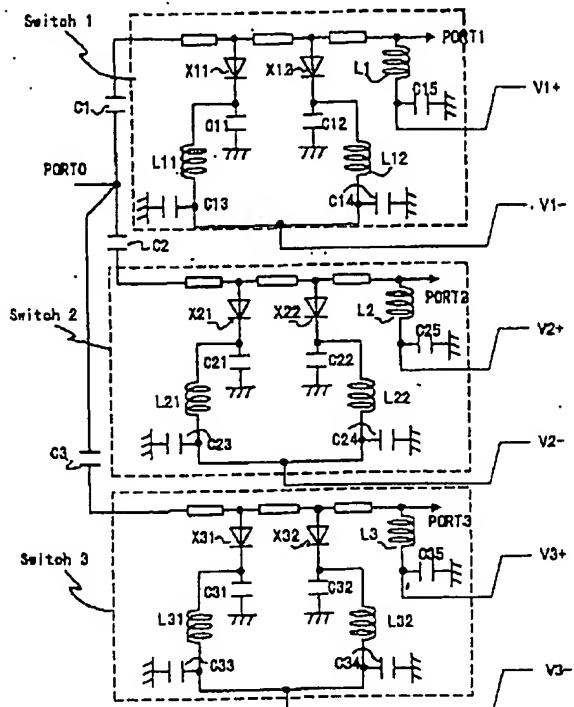
【符号の説明】

X11、X12、X21、X22、X31、X32…P

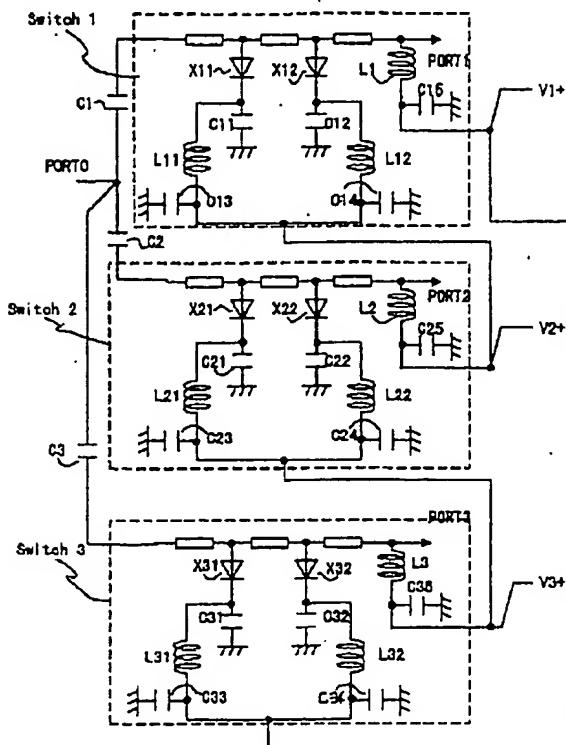
INダイオード  
C11～C15、C21～C25、C31～C35…コンデンサ  
L1、L2、L3…チョークコイルまたは4分の1波長

線路  
L11、L12、L21、L22、L31、L32…チョークコイル  
C1、C2、C3…直流遮断用コンデンサ

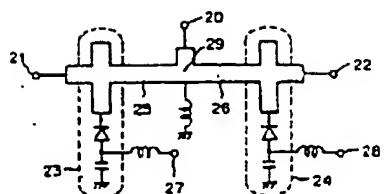
【図1】



【図2】



【図4】



【図3】

